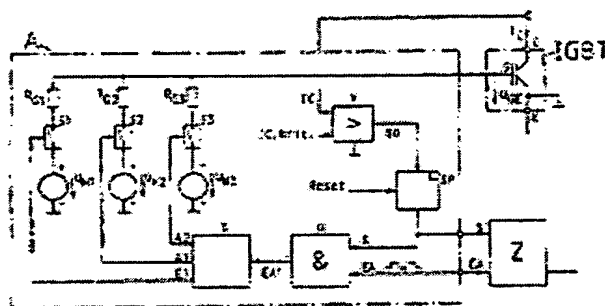


Driving method for improving the overcurrent breaking performance of semiconductor circuit breakers with MOS control input

Patent number: DE3905645
Publication date: 1990-08-23
Inventor: JUNGE GUENTER DIPL ING (DE); NOWAK SIEGFRIED DIPL ING (DE); TADROS YEHIA DR ING (DE)
Applicant: LICENTIA GMBH (DE)
Classification:
- international: H02M1/06; H02M1/08; H03K17/08; H03K17/687
- european: H03K17/687B4, H03K17/082B
Application number: DE19893905645 19890221
Priority number(s): DE19893905645 19890221

Abstract of DE3905645

A driving method for improving the overcurrent breaking performance of a power semiconductor with MOS control input (power MOSFET, IGBT) is to be specified, the gate-emitter path (G-E) of which is connected to a positive control voltage (U_{GE}) for turning on and to a negative control voltage (U_{GE}) which can also be zero, for turning off. To prevent damage on the power semiconductor (IGBT) in the short circuit case due to excessive loading which can be caused by direct switch-over from positive to negative control voltage, without noticeable losses occurring due to this protection during the normal operation, the voltage across the gate-emitter path (G-E) is always lowered directly before each turning-off in such a manner that the power semiconductor (IGBT) does not become desaturated but a partial discharge of its input capacitance already occurs. This greatly reduces the current to be disconnected in the short circuit case so that the power semiconductor can subsequently be turned off without problems by applying a negative control voltage (U_{GE}).



Data supplied from the **esp@cenet** database - Worldwide

THIS PAGE BLANK (USPTO)



DEUTSCHES
PATENTAMT

⑫ Offenlegungsschrift
⑪ DE 3905645 A1

⑳ Aktenzeichen: P 39 05 645.7
㉑ Anmeldetag: 21. 2. 89
㉒ Offenlegungstag: 23. 8. 90

⑤1 Int. Cl. 5:
H03K 17/08
H03K 17/687
H02M 1/06
H02M 1/08
// H02M 7/48

DE 3905645 A1

㉑ Anmelder:

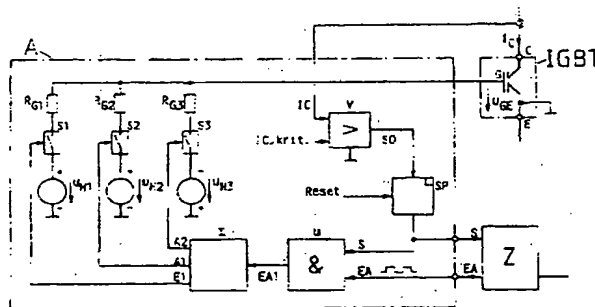
Licentia Patent-Verwaltungs-GmbH, 6000 Frankfurt,
DE

㉒ Erfinder:

Junge, Günter, Dipl.-Ing.; Nowak, Siegfried,
Dipl.-Ing.; Tadros, Yehia, Dr.-Ing., 1000 Berlin, DE

⑤4 Ansteuerungsverfahren zur Verbesserung des Überstromabschaltverhaltens von Leistungshalbleiterschaltern mit MOS-Steuereingang

Es soll ein Ansteuerungsverfahren zur Verbesserung des Überstromabschaltverhaltens eines Leistungshalbleiters mit MOS-Steuereingang (Leistungs-MOSFET, IGBT) angegeben werden, dessen Gate-Emitterstrecke (G-E) mit einer positiven Steuerspannung (u_{GE}) zum Einschalten und mit einer negativen Steuerspannung (u_{GE}), die auch Null sein kann, zum Abschalten beaufschlagt wird. Um im Kurzschlußfall Schäden am Leistungshalbleiter (IGBT) durch übermäßige Beanspruchung, die durch ein unmittelbares Umschalten von positiver auf negative Steuerspannung hervorgerufen werden kann, zu vermeiden, ohne daß während des normalen Betriebes durch diesen Schutz merkliche Verluste auftreten, wird stets unmittelbar vor jedem Abschalten die Spannung an der Gate-Emitterstrecke (G-E) derart abgesenkt, daß sich der Leistungshalbleiter (IGBT) zwar nicht entsättigt, aber bereits eine teilweise Entladung seiner Eingangskapazität erfolgt. Damit wird im Kurzschlußfall der abzuschaltende Strom stark verringert, so daß der Leistungshalbleiter anschließend durch Anlegen einer negativen Steuerspannung (u_{GE}) problemlos abgeschaltet werden kann.



DE 3905645 A1

Leistungshalbleiterschalter mit MOS-Steuereingang (Leistungs-MOSFET (DMOS) und IGBT), die als gemeinsames Merkmal einen rein kapazitiv wirkenden Steuereingang (Gate-Source oder Gate-Emitter) besitzen, werden bevorzugt in Stromrichtern, beispielsweise für drehzahlgeregelte Antriebe und unterbrechungsfreie Stromversorgungsanlagen, eingesetzt. Diese Bauelemente ermöglichen hohe Schaltfrequenzen und erfordern nur sehr geringe Steuerleistungen, da zum Schalten nur die Eingangskapazität umgeladen wird. Wegen der günstigen Kurzschlußseigenschaften solcher Leistungshalbleiterschalter lassen sich einfache Schutzkonzepte verwirklichen, die es erlauben, Kurzschlußströme über den Steuereingang abzuschalten.

Im Kurzschlußfall, der z. B. durch einen Klemmenkurzschluß am Wechselrichterausgang verursacht sein kann, wird der Leistungshalbleiterschalter mit einer Kurzschlußstromamplitude i_{CKM} belastet, die wesentlich von der Verstärkungscharakteristik des Bauelements und damit von der Höhe der am Steuereingang wirkenden Steuerspannung abhängt. Im Kurzschlußfall kann ohne weiteres das Zehnfache des Bauelementennennstroms erreicht werden. Moderne Leistungshalbleiterschalter können eine derartige Belastung aber für kurze Zeit aushalten (Typisch für IGBT: $t_{us} \leq 10 \mu s$).

(Literatur: R. Bayerer, J. Teigelkötter: "IGBT-Halbbrücken mit ultraschnellen Dioden"; etz-Bd. 108 (1987) Heft 19). Schaltet man jedoch derartige große Kurzschlußströme in gleicher Weise ab wie den betriebsmäßig auftretenden Strom, so wird der Leistungshalbleiter mit sehr hoher Stromsteilheit und wegen parasitären Leitungsinduktivitäten auch mit großer Überspannungsspitze u_{CEKM} beansprucht, wodurch eine Zerstörung des Leistungshalbleiterschalters infolge Einrastens (latch-up), Überhitzung oder Spannungsdurchbruch erfolgen könnte. Mit zunehmendem Stromschaltvermögen der Leistungshalbleiterschalter gewinnt dieses Problem an Bedeutung.

Die üblicherweise bei diesen Leistungshalbleitern angewandte RCD-Klemmbeschaltung, dessen einfachste Variante (s. Zeichnung, Fig. 1) aus den Beschaltungsgliedern R_V , C_V und D_V für ein IGBT-Wechselrichter-Zweigpaar (Halbbrücke) besteht, soll die beim Abschalten eines Leistungshalbleiterschalters freiwerdende magnetische Energie von den parasitären Leitungsinduktivitäten (hier als Ersatzinduktivität L_p dargestellt) aufnehmen und dadurch die Spannungsbeanspruchung für den abschaltenden Leistungshalbleiterschalter auf ein zulässiges Maß herabsetzen.

Beispiele von Klemmbeschaltungen für IGBT sind z. B. in den "TOSHIBA Application Notes - GTR Modules/Bipolar/GMOS/IGBT" von May 1988 in Section 4, Page Nr. 143, Fig. 78b) und c) für ein Wechselrichter-Zweigpaar dargestellt. Damit auch hohe Kurzschlußströme abschaltbar sind, müßten die Klemmbeschaltungen gegenüber dem Nennbetrieb stark überdimensioniert werden. Dies stellt aber in den meisten Anwendungsfällen eine aufwendige Lösung dar.

Aufgabe der Erfindung ist es daher, ein Ansteuerverfahren der eingangs genannten Art anzugeben, durch das die Belastung des Leistungshalbleiters beim Abschalten von großen Überströmen, einschließlich Kurzschlußströmen, gering gehalten wird, ohne daß dafür die Klemmbeschaltung nennenswert verstärkt werden muß und ohne daß zusätzliche Verluste in der Schaltung anfallen.

Diese Aufgabe wird gemäß der Erfindung durch die im Anspruch 1 gekennzeichneten Merkmale gelöst.

Dadurch, daß die Steuerspannung generell am Ende jeder leitenden Phase durch rasche teilweise Entladung der Eingangskapazität des Leistungshalbleiterschalters abgesenkt wird, ist sichergestellt, daß auftretende Kurzschlußströme vor dem eigentlichen Abschalten, nämlich der schnellen Umsteuerung des Leistungshalbleiterschalters vom leitenden in den sperrenden Zustand, zunächst auf einen kleinen, nahe dem betriebsmäßig auftretenden Höchstwert mit geringer Stromsteilheit reduziert werden, bei dem der Leistungshalbleiterschalter dann gefahrlos abgeschaltet werden kann.

Vorteilhafte Ausgestaltungen des Verfahrens nach der Erfindung sind in den restlichen Ansprüchen gekennzeichnet.

Die Erfindung soll im folgenden anhand von in der Zeichnung dargestellten Ausführungsbeispielen erläutert werden. Es zeigt

Fig. 1 ein Wechselrichterzweigpaar aus zwei IGBT mit einer Zweigpaarklemmenbeschaltung,

Fig. 2 das Prinzipschaltbild für eine Ansteuerschaltung eines IGBT zur Durchführung eines Kurzschlußschutzes nach der Erfindung,

Fig. 3 die zeitlichen Signalverläufe an Bauelementen entsprechend dem Schaltbild der Fig. 2,

Fig. 4 bis Fig. 6 Prinzipschaltbilder von weiteren Ausführungsbeispielen der erfindungsgemäßen Ansteuerung.

In Fig. 1 ist ein Wechselrichterzweigpaar mit IGBT 1 und IGBT 2 eines Wechselrichters gezeigt. Der Wechselrichter wird aus einer Gleichspannungsquelle mit der Spannung U_d zwecks Speisung einer (nicht gezeigten Last) mit einem Laststrom i_L versorgt.

Dabei werden die beiden IGBT 1 und IGBT 2 jeweils abwechselnd mittels Ansteuerschaltungen A 1 bzw. A 2 durch Anlegen einer positiven Steuerspannung (Gate-Emitterspannung) $+u_{GE}$ in den leitenden Zustand und durch Anlegen einer negativen Steuerspannung $-u_{GE}$ an die Gate-Emitterstrecke $G-E$ in den sperrenden Zustand gesteuert. Den jeweiligen Kollektor-Emitterstrecken $C-E$ sind Freilaufdioden D_1 , D_2 antiparallelgeschaltet, über die ein Freilaufstrom i_D fließen kann. Die an der Kollektor-Emitterstrecke abfallende Spannung ist mit u_{CE} bezeichnet.

Zur Aufnahme der beim Schalten eines IGBT freiwerdenden magnetischen Energie, die in den parasitären Induktivitäten (hier im Ersatzschaltbild als diskrete Induktivität L_p dargestellt) der Schaltung gespeichert ist, sind beide IGBT 1 und IGBT 2 gemeinsam mit einer Klemmenbeschaltung versehen, die aus der Reihenschaltung eines Kondensators C_V und einer Diode D_V mit dieser parallelgeschaltetem Widerstand R_V besteht.

Im Fall, daß z. B. ein Kurzschluß zwischen der Lastanschlußklemme (L_1) und einer Leitung der Gleichspannungsquelle (P oder N) auftritt, steigt der Strom i_C im betreffenden IGBT 1 oder IGBT 2 kurzschlußartig an. Dabei ist es nötig, daß der IGBT innerhalb weniger Mikrosekunden so abgeschaltet wird, daß der IGBT vor zu hoher Stromsteilheit und Überspannung bewahrt wird.

Zu diesem Zweck wird das folgende, nunmehr anhand der Fig. 2 beschriebene Verfahren nach der Erfindung eingesetzt:

In Fig. 2 ist ein IGBT mit seinem Kollektoranschluß C , seinem Emitteranschluß E und seinem Gate-Anschluß G gezeigt, an den zur Ansteuerung eine Steuerspannung u_{GE} gelegt wird, die von der ebenfalls darge-

stellten Ansteuereinheit A bereitgestellt wird.

Zum Einschalten des IGBT zum Zwecke der Laststromübernahme wird ein Ansteuersignal EA einem UND-Glied U zugeführt. Ist dieses Ansteuersignal H(on), soll der IGBT leitend werden; ist das Ansteuersignal L(off), soll der IGBT sperren. Solange das ebenfalls am UND-Glied U anstehende (unten noch zu erläutern- de) Schutzsignal S H-Pegel aufweist (kein Überstrom), wird das Ansteuersignal EA praktisch unverzögert, phasengleich auf einen Impulsbildner I als Signal EA 1 weitergeleitet.

Im Falle eines H-Pegels vom Signal EA gibt der Impulsbildner I ein Einschaltsignal E1 an einen ersten (elektronischen) Schalter S1 in der Ansteuereinheit A, so daß eine erste Steuerspannungsquelle U_{H1} über einen ersten Gate-Widerstand R_{G1} an die Gate-Emitterstrecke G-E des IGBT 1 als positive Steuerspannung gelegt wird.

Zum Abschalten des IGBT, ausgelöst durch den Übergang des Ansteuersignalpegels von H nach L, öffnet in bisher üblicher Weise der Impulsbildner I den Schalter S1 (das heißt, die positive Steuerspannung wurde abgeschaltet) und schloß durch ein Signal A2 statt dessen einen dritten (elektronischen) Schalter S3, wodurch von einer dritten Steuerspannungsquelle U_{H3} über einen dritten Gate-Widerstand R_{G3} eine negative Steuerspannung an die Gate-Emitterstrecke gelegt wurde, so daß der IGBT umgehend in den Sperrzustand versetzt wurde.

Abweichend von dieser Vorgehensweise wird nun beim Verfahren nach der Erfindung stets nach einem Wechsel des Ansteuersignalpegels (EA) von H nach L, mit dem der Schalter S1 abgeschaltet wird, zunächst durch ein vom Impulsbildner I erzeugtes Signal A1 das Schließen eines zweiten (elektronischen) Schalters S2 bewirkt, wodurch eine zweite Steuerspannungsquelle U_{H2} über einen zweiten Gate-Widerstand R_{G2} (der klein, aber auch Null sein kann) an die Gate-Emitterstrecke G-E gelegt wird, bevor dann schließlich der Schalter S3 ein- und der Schalter S2 wieder abgeschaltet werden. Die durch die zweite Steuerspannungsquelle U_{H2} bereitgestellte Gate-Emitterspannung u_{GE} ist kleiner als die von der ersten Steuerspannungsquelle U_{H1} zur Verfügung gestellte Spannung. Die Eingangskapazität der Gate-Emitterstrecke wird durch diese Absenkung der Steuerspannung teilweise entladen, allerdings nur so weit, daß sich der Leistungshalbleiter im ungestörten Betrieb noch nicht entsättigen kann. Im ungestörten Betriebsfall ändert sich daher nichts im Vergleich zu einer herkömmlichen Abschaltweise, bis auf die in den meisten Fällen unbedeutende Tatsache einer kleinen Verlängerung der Abschaltverzugsdauer um höchstens 1 bis 2 μ s.

Im Kurzschlußfall hingegen wird durch die teilweise Gate-Entladung vor dem Abschalten der Kurzschlußstrom auf einen Bruchteil seines sonstigen Wertes vermindert und kann daher gefahrlos abgeschaltet werden. Dadurch, daß bei jedem Abschaltvorgang, unabhängig davon, ob ein gestörter oder ungestörter Betriebsfall vorliegt, in der beschriebenen Weise verfahren wird, können auch die Störfälle beherrscht werden, die kurz vor dem Setzen des von einer zentralen Wechselrichter-Pulsmustersteuerung Z für den normalen Betriebsfall vorgegebenen Abschaltsignals (EA-Pegel von H auf L) eintreten. Wegen unvermeidlicher Verzugszeiten (T_V) bei der Überstromerkennung und Signalverarbeitung könnte andererseits das periodische Abschaltsignal vor dem Schutzabschaltsignal (S) anstehen und den mit ho-

hem Kurzschlußstrom belasteten IGBT ohne vorherige Gatespannungsabsenkung "hart" abschalten und damit gefährden.

Das erfindungsgemäße Verfahren ermöglicht also einen lückenlosen Kurzschlußschutz. Im folgenden soll die Funktion im Kurzschlußfall näher erläutert werden:

Zur Erkennung von Überstrom wird ein stromproportionales Signal I_C mit einem Referenzsignal I_{Ckrit} einem Vergleichsglied V zugeführt. Liegt der Pegel von I_C unter dem Wert des Referenzsignals (kein Überstrom), sind die Ausgangssignale SO und S des Vergleichsglieds V und eines nachgeschalteten Speicherglieds SP auf H-Pegel. Übersteigt der Strom IGBT den Wert $i_C = I_{Ckrit}$ ($t = t_1$ in Fig. 3), so springt das Signal SO auf L-Pegel, welches seinerseits das Speicherausgangssignal S auf L-Pegel setzt. Der Schutzsignalspeicher SP verbleibt unabhängig von der Störungsdauer in diesem Zustand. Erst durch ein Reset-Signal kann er zurückgesetzt werden.

Vom Ausgang des Schutzsignalspeichers SP geht das Signal S zur Anzeige des Speicherstatus an die übergeordnete Zentralsteuerung Z, an die ebenfalls andere, nicht gezeigte Signalleitungen der übrigen IGBT des Wechselrichters angeschlossen sind. Der Schutzsignalspeicher SP liefert dieses Signal S auch an das UND-Glied U. Dieses wirkt als Pulssperre für das Ansteuersignal EA im Störfall, wodurch das Signal EA 1 am Ausgang des UND-Glieds auf L-Pegel gesetzt wird und damit in beschriebener Weise die Abschaltung des IGBT einleitet.

In Fig. 3 sind die Signalverläufe zu der in Fig. 2 gezeigten Schaltungsanordnung bei der Anwendung des Verfahrens nach der Erfindung gezeigt. Solange das Schutzsignal S "H" ist, erfolgt die Ansteuerung des IGBT gemäß dem Ansteuersignal EA. Entsprechend der gewünschten Einschaltdauer für den IGBT, d.h. EA bzw. EA 1 auf H-Pegel, gibt der Impulsbildner I das Signal E1 zum Anlegen der positiven Steuerspannung von der ersten Spannungsquelle U_{H1} an die Gate-Emitterstrecke des IGBT ab.

Unmittelbar nach einem Wechsel des Ansteuersignalpegels EA von "H" nach "L" wird stets das Signal A1 vom Impulsbildner I abgegeben, wodurch, wie an dem Verlauf der Steuerspannung u_{GE} zu erkennen ist, eine Absenkung dieser Steuerspannung auf den durch die zweite Steuerspannungsquelle U_{H2} vorgegebenen Wert der Steuerspannung erfolgt. Danach wird der IGBT, wenn der Impulsbildner I das Signal A2 auf H setzt, durch Anlegen der negativen Steuerspannung U_{H3} abgeschaltet. An Stelle der bei Wechselrichteranwendungen bevorzugten Abschaltung mit negativer Steuerspannung kann prinzipiell auch mit $U_{H3} = 0$ V abgeschaltet werden.

Tritt ein Kurzschlußstrom (d.h. Strom i_C über dem kritischen Wert I_{Ckrit}) zum Beispiel während der leitenden Phase des IGBT (Signal EA auf "1") ein, spricht die Kurzschlußerkennung an ($t = t_1$), d.h. das Signal S wird zu Null und sperrt die Weitergabe des Ansteuersignals EA durch das UND-Glied U. Dementsprechend beendet der Impulsgeber I das Signal E1 vorzeitig, d.h. das Anlegen der positiven Steuerspannung der Steuerspannungsquelle U_{H1} wird sofort beendet, und statt dessen gibt der Impulsbildner I genauso wie bei Abschaltung im ungestörten Fall das Signal A1 ab, so daß die Steuerspannung u_{GE} nach Ablauf der Signalverzugszeit T_V bei $t = t_2$ abgesenkt wird. Damit aber erfolgt eine Verminderung des Kurzschlußstroms i_{CK} . Der dementsprechend verminderte Kurzschlußstrom i_{CKOFF} kann nun

ohne Gefährdung des IGBT durch Anlegen negativer Steuerspannung, die mit Hilfe des Signals A 2 "H" an den Steuereingang des IGBT gelegt wird, gelöscht werden ($t = t_5$).

Aus dem Verlauf der ebenfalls in Fig. 3 abgebildeten Kollektor-Emitterspannung U_{CE} des IGBT ist zu erkennen, daß die beim Abschalten auftretende Überspannungsspitze U_{CEKM} durch das Ansteuerverfahren nach der Erfindung klein gehalten wird.

In den Fig. 4 bis 6 sind Beispiele von Realisierungsmöglichkeiten von IGBT-Ansteuerschaltungen dargestellt, die eine Absenkung der Steuerspannung U_{GE} an der Gate-Emitterstrecke eines IGBT im Sinne des Erfindungsgedankens ermöglichen. Der Gate-Widerstand ist jeweils mit R_1 bezeichnet. Bei den Schaltungsanordnungen nach den Fig. 4 und 5 erfolgt die Ansteuerung des IGBT mit Hilfsspannungsquellen, die mit dem Lastpotential (Emitter des IGBT) verbunden sind. Dazu sind in üblicher Weise zwei Spannungsquellen U_{H1} und U_{H3} vorgesehen, wobei durch Ansteuerung eines Einschalttransistors S_1 die positive Steuerspannung von der Spannungsquelle U_{H1} zum Einschalten des IGBT und durch Ansteuerung eines Ausschalttransistors S_3 die negative Steuerspannung von der Spannungsquelle U_{H3} zum Abschalten des IGBT an die Gate-Emitterstrecke gelegt werden.

Zur Absenkung der Steuerspannung U_{CE} ist bei der Schaltungsanordnung nach Fig. 4 zwischen den Punkten a und b ein Entlade-Netzwerk, bestehend aus einer Z-Diode Z und einem Entladetransistor S_2 , vorgesehen. Der Entladetransistor S_2 wird dazu unmittelbar nach dem Sperren des Ansteuertransistors S_1 für kurze Zeit leitend gesteuert, bis sich die Eingangskapazität der Gate-Emitterstrecke über die Z-Diode Z auf eine Spannung annähernd $U_{GE} \approx U_Z$ (Schwellspannung der Z-Diode Z) entladen hat. Nach dem Sperren des Entladetransistors S_2 wird dann der Abschalttransistor S_3 zum Abschalten des IGBT eingeschaltet.

Bei der Schaltungsanordnung nach Fig. 5 wird unmittelbar nach dem Sperren des Einschalttransistors S_1 zur Absenkung der Steuerspannung U_{GE} der Abschalttransistor S_3 im Pulsbetrieb mit hoher Schaltfrequenz bei kleinem Tastverhältnis τ ($\tau = T_{on}/T_{puls}$) so lange betrieben, bis die Eingangskapazität der Gate-Emitterstrecke stufenweise auf den gewünschten Wert entladen ist. Anschließend wird durch dauerhaftes Aufsteuern des Abschalttransistors S_3 die volle negative Steuerspannung der Spannungsquelle U_{H3} am Steuereingang des IGBT wirksam, wodurch dieser dann schnell abschaltet. Diese Lösung hat den Vorteil, daß kein zusätzlicher Schalttransistor (wie z. B. S_2) mit den notwendigen Ansteuerkopplern (z. B. Optokoppler) erforderlich ist. Vorteilhafterweise ist der Gate-Widerstand R_1 durch eine in Richtung auf den Abschalttransistor S_3 gepolte (nicht näher bezeichnete) Diode in Reihe mit einem weiteren Widerstand R_2 überbrückt.

Fig. 6 zeigt als ein weiteres Ausführungsbeispiel der erfindungsgemäßen Lösung eine Ansteuerschaltung mit Impulsübertrager, die daher keine Steuerspannungsquellen (U_H) auf IGBT-Potential benötigt.

Bei normalem Betrieb wird zum Einschalten des IGBT die Spannung einer einzigen Spannungsquelle U_H an der primärseitigen Wicklung eines Einschalt-Impulsübertragers \bar{U}_E über den Einschalttransistor S_1 mit einer Impulskette geschaltet. Auf der Sekundärseite dieses Übertragers wird die induzierte Wechselspannung mit einer Diode D_1 gleichgerichtet und über einen Transistor T_4 und den Gate-Widerstand R_1 an die Ga-

te-Emitterstrecke als positive Steuerspannung gelegt.

Ähnlich wie bei der Schaltung nach Fig. 5 wird der Abschalttransistor S_3 sowohl zur Gatespannungsabsenkung als auch zum Abschalten des IGBT benutzt. Dazu ist der Abschalttransistor S_3 in Reihe mit der Spannungsquelle U_H an die Primärwicklung eines Abschalt-Impulsübertragers \bar{U}_A angeschlossen. Die Sekundärwicklung des Abschalt-Impulsübertragers \bar{U}_A liegt (mit entgegengesetztem Wicklungssinn wie die Sekundärwicklung des Einschalt-Impulsübertragers) in Reihe mit einer weiteren Diode D_2 und einem weiteren Transistor T_5 und dem Gate-Widerstand R_1 an der Gate-Emitterstrecke des IGBT.

Nach dem Sperren des Einschalttransistors S_1 wird der Abschalttransistor S_3 mit hoher Schaltfrequenz bei geringem Tastverhältnis geschaltet, so daß die Eingangskapazität des IGBT stufenweise entladen wird. Wenn die Steuerspannung U_{GE} auf die gewünschte Höhe abgesenkt ist, wird der Abschalttransistor S_3 mit größerem Tastverhältnis geschaltet, so daß die Eingangskapazität des IGBT schnell auf die gewünschte negative Steuerspannung umgeladen und der IGBT abgeschaltet wird.

Patentansprüche

1. Ansteuerverfahren zur Verbesserung des Überstromabschaltverhaltens von Leistungshalbleiterschaltern mit MOS-Steuereingang, die mit einer Steuerspannung eingeschaltet und leitend gehalten werden und durch Wegnahme der Steuerspannung oder durch Wechsel der Steuerspannungspolarität abgeschaltet und gesperrt werden, dadurch gekennzeichnet, daß unabhängig von der momentanen Strombelastung des Leistungshalbleiterschalters die zum Einschalten und Leiten benötigte Steuerspannung unmittelbar vor jedem Abschalten derart abgesenkt wird, daß zwar eine deutliche Entladung der bauelementeigenen Eingangskapazität erfolgt, dabei aber noch keine nennenswerte Erhöhung der Durchlaßspannung (Entsättigung) im Hauptpfad des Leistungshalbleiterschalters auftritt.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß bei erkannter Stromüberlastung des Leistungshalbleiterschalters die Absenkung der Steuerspannung vorzeitig eingeleitet wird.
3. Verfahren nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, daß die Spannung am Steuereingang des Leistungshalbleiterschalters durch ein gesteuertes Überbrücken des Steuereingangs abgesenkt wird (Fig. 4).
4. Verfahren nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, daß die Spannung am Steuereingang des Leistungshalbleiterschalters abgesenkt wird, indem die für das Abschalten dienende Steuerspannung in Form hochfrequenter, schmaler Pulsblöcke an den Steuereingang des Leistungshalbleiterschalters geschaltet wird (Fig. 5).
5. Verfahren nach einem der Ansprüche 3 oder 4, dadurch gekennzeichnet, daß die Ansteuerung zur Absenkung der Spannung an der Gate-Emitterstrecke potentialfrei mittels magnetischer Pulsübertrager erfolgt (Fig. 6).

Hierzu 5 Seite(n) Zeichnungen

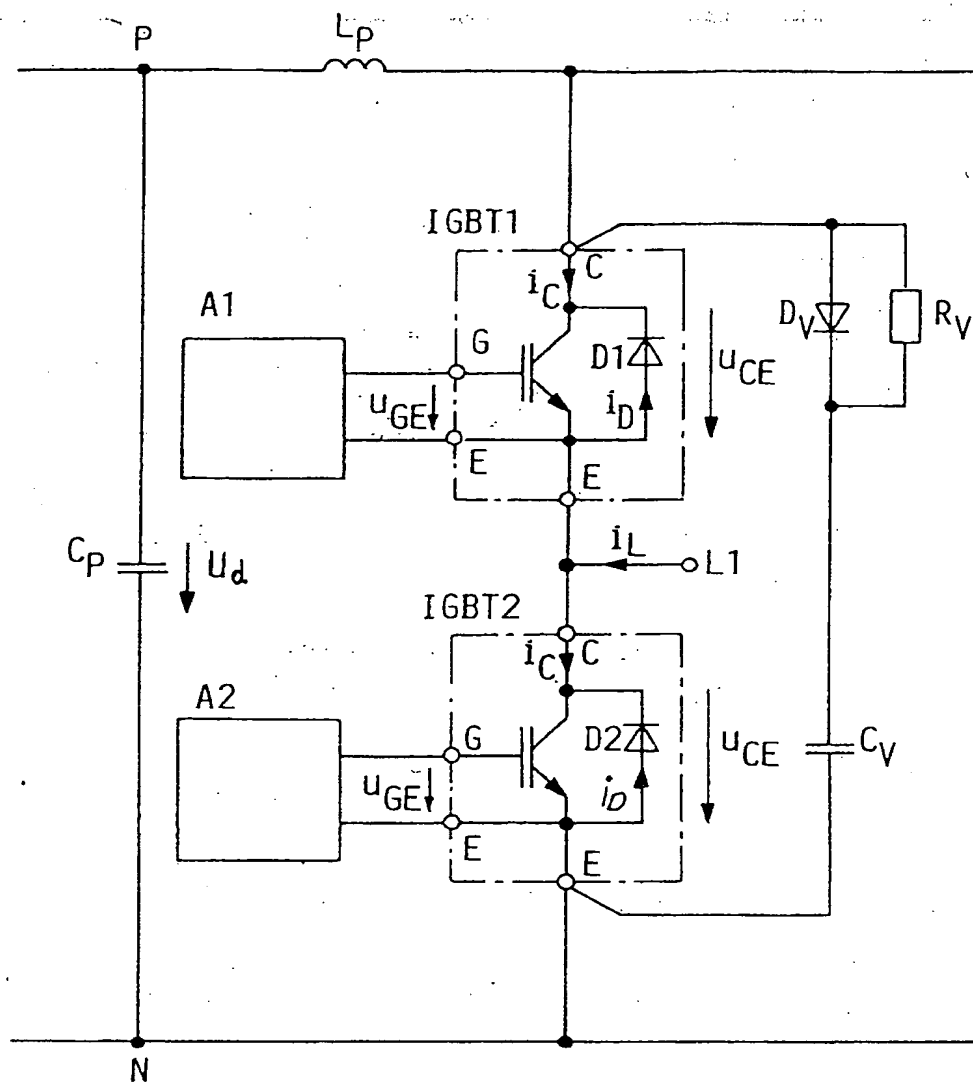


Fig. 1

— Leerseite —

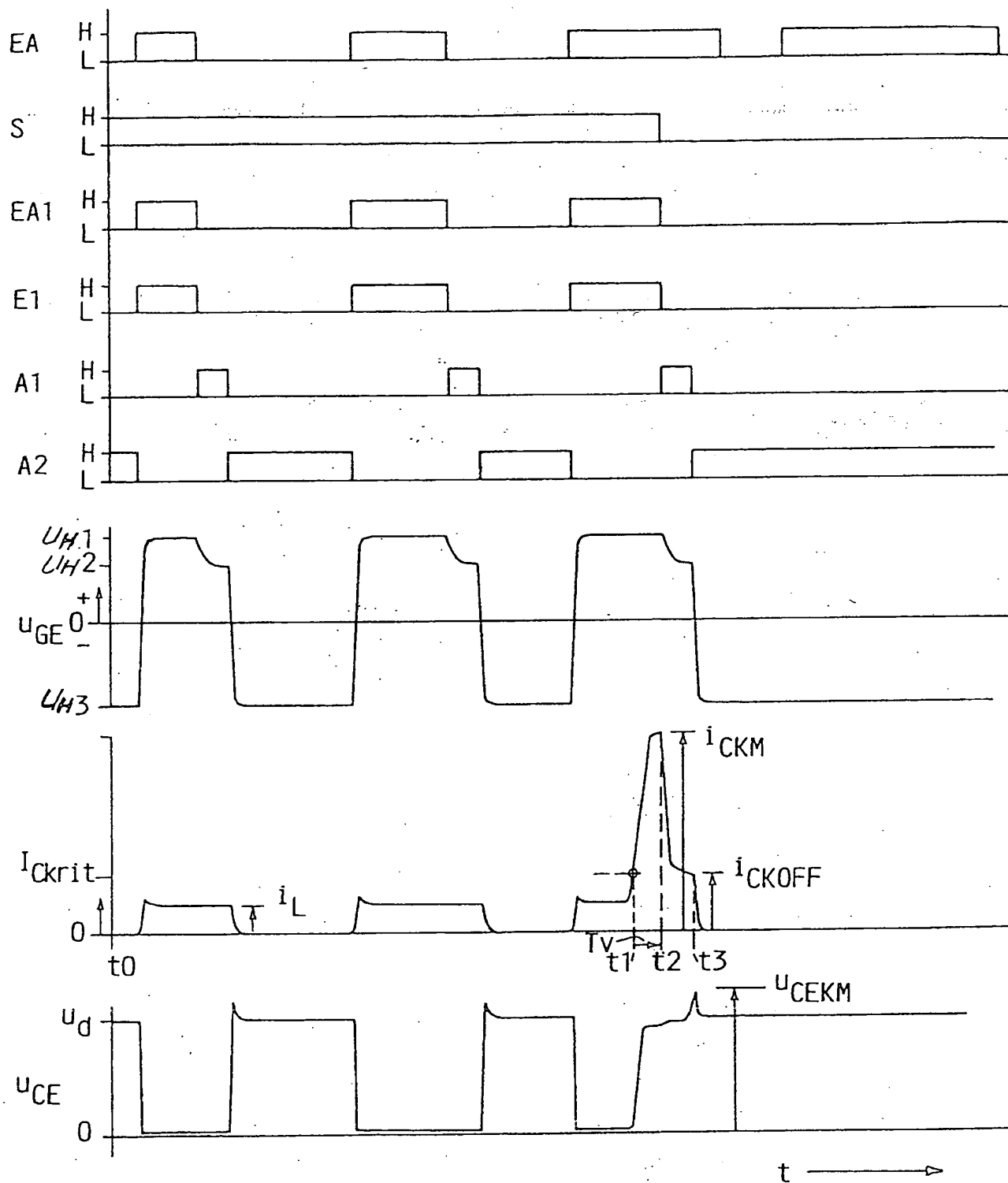


Fig. 3

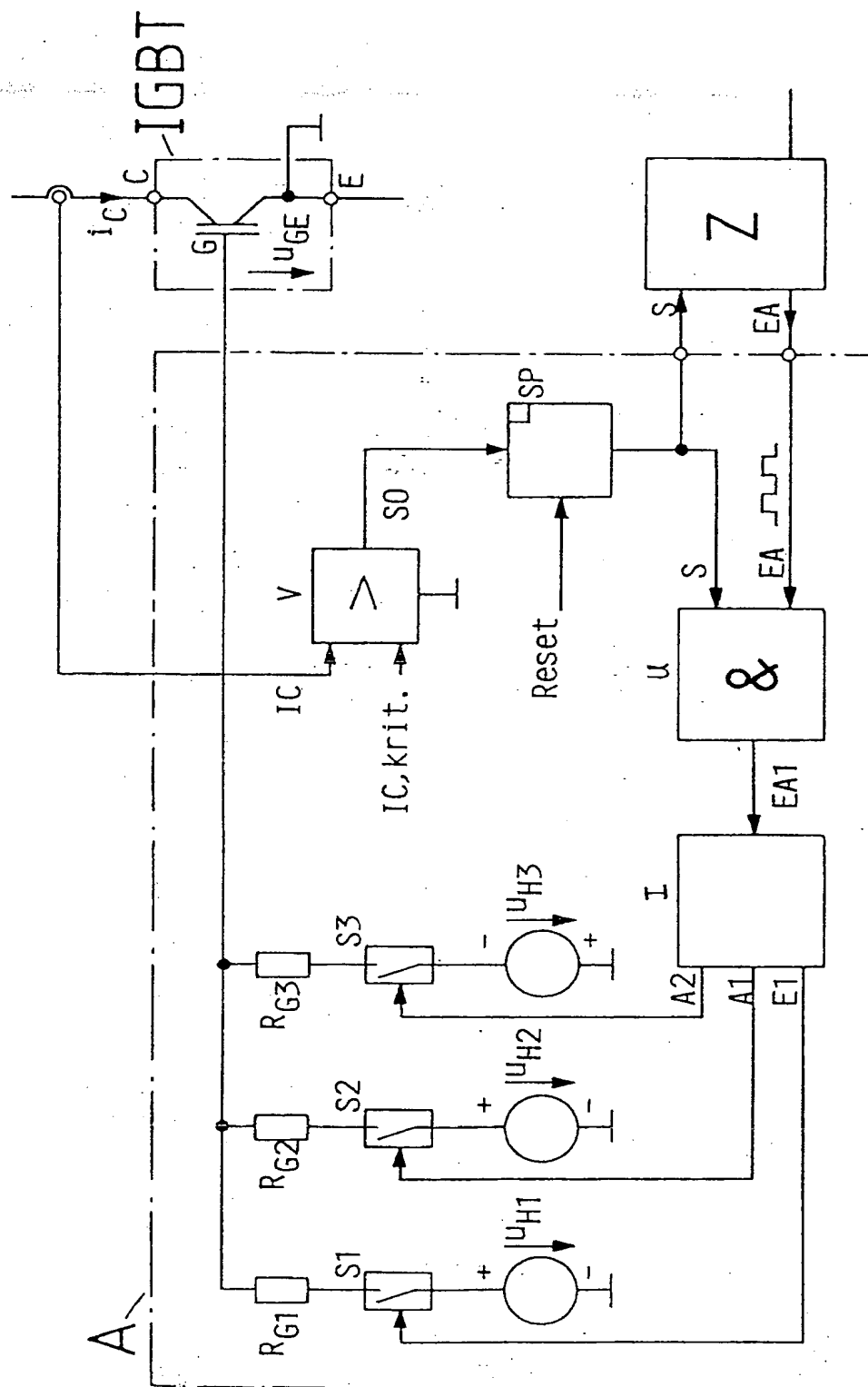


Fig. 2

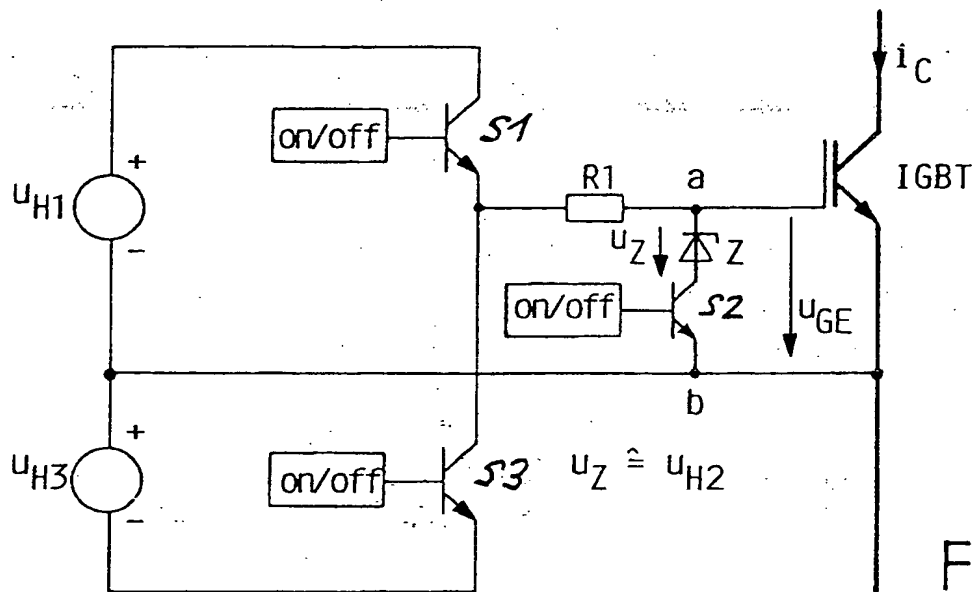


Fig. 4

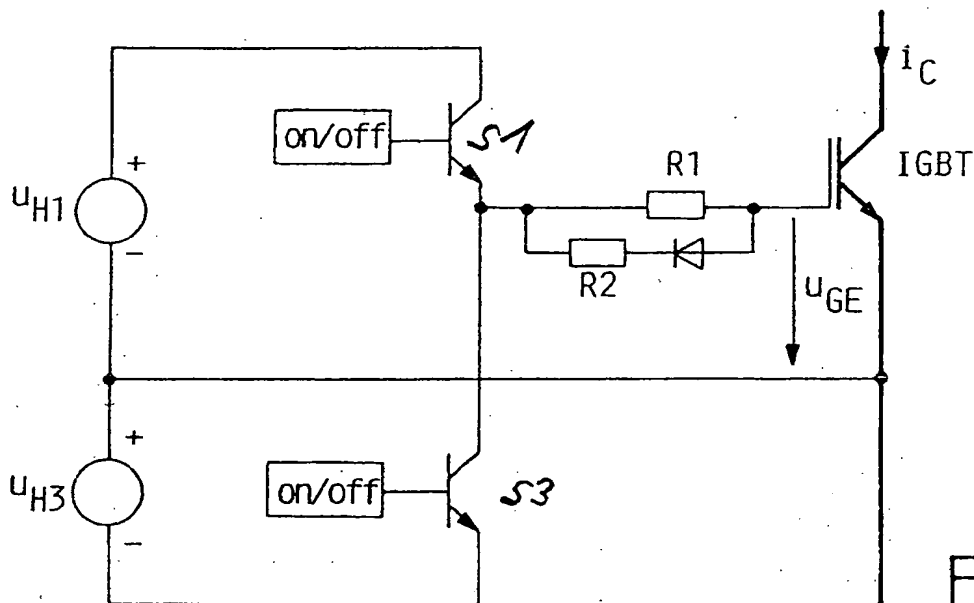


Fig. 5

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)